

Curso: Programa de Residência em Tecnologia da Informação para a GOOGLE

Disciplina: Arquitetura de Computadores

Sala 3009 ICEx, TQ 09:25-11:05 h

1º Semestre de 2008

Home Page: [www.dcc.ufmg.br/laboratorios/verlab/wiki/cursos/arquitetura](http://www.dcc.ufmg.br/laboratorios/verlab/wiki/cursos/arquitetura)

Professor: Mario Fernando Montenegro Campos (mario@dcc.ufmg.br)

Monitor: Antônio Celso Caldeira Júnior (caldeira@dcc.ufmg.br)

Data de entrega: 29.04.08

Data de devolução: 13.05.08

## Competição TP1

### Objetivo

Gerar falhas nos processadores dos grupos adversários.

### Regras

1. Cada grupo vai elaborar um documento informativo, explicando como escrever testes para o seu processador. Este documento será disponibilizado para todos os outros grupos.
2. Cada grupo vai escrever um arquivo de teste com o objetivo de causar falhas nos outros processadores. Os arquivos de teste devem funcionar, idealmente, em todos os processadores, inclusive no processador do grupo que os criou. As possíveis falhas consistem em:
  1. O processador não termina – o processador entra em loop infinito por falha do processador
  2. O processador termina – o processador termina antes do esperado ou o processador termina no tempo esperado porém com valores errados nos seus registradores/memória.
3. Os testes devem ser logicamente corretos. Apenas os erros com origem no processador, e não nos testes, serão considerados.
4. Para validar uma falha no processador adversário deve-se apontar o comportamento esperado. E o comportamento conseguido.

### Competição

1. No dia 06.05.2008 os documentos informativos devem ser disponibilizados para os outros grupos.
2. Na aula do dia 13.06.2008 será realizada a competição, isto é, cada grupo irá executar todos os testes dos outros grupos.
3. Cada erro encontrado vale um ponto.
4. Vence quem obtiver o maior número de pontos!
5. O critério de desempate é o combate direto.