

Arquiteturas DSP e Aplicações

Raquel da Silva Cabral e Vilar Fiuza da Camara Neto
Universidade Federal de Minas Gerais
Departamento de Ciência da Computação
{raquelc,neto}@dcc.ufmg.br

1 Revisão bibliográfica

As aplicações que surgem cada vez mais necessitam de processadores especiais que atendam de forma satisfatória a execução dessas aplicações, que podem ser processamento de áudio e vídeo, etc.. Assim, as arquiteturas DSP têm mudado rapidamente ao longo do tempo, desde 1980 onde os primeiros DSPs completos e funcionando – o NEC μ PD7720 e o AT&T DSP1 [3]. Ambos foram inspirados em pesquisas na área de telecomunicações.

O primeiro DSP produzido pela Texas Instruments (TI) [1], o TMS32010 apresentado em 1983, provou ser um grande sucesso e a TI é agora a líder do mercado de DSPs de uso geral. O TMS32010, incorporou um hardware especializado para prover uma multiplicação em um único ciclo de *clock*. A partir daí vários trabalhos foram desenvolvidos no esforço de melhorar as capacidades e eficiência desse tipo de processador, também considerando as tecnologias emergentes.

O trabalho [2] mostra uma descrição dos processadores DSP, e sua evolução mostrando a importância desse tipo de processador e seu estado da arte. Um algoritmo é utilizado para facilitar o entendimento da evolução das arquiteturas DSP, o algoritmo para criar um *FIR filter*. Mas não apresenta uma abordagem quantitativa para esse tipo de processador, que seria útil para se entender a grande aceitação desse tipo de processador.

Uma comparação entre processadores DSP comerciais podem ser encontrados em [7]. Neste trabalho é considerado a velocidade do processador, a arquitetura e MIPS, mas as métricas utilizadas não são suficientes para concluir que processadores são melhores. Além disso, são mostradas tendências futuras para os processadores DSP, tais como a inclusão de pipeline, VLIW, superescalar, predição de desvio e especulação.

Como hoje em dia as aplicações que exigem processamento de imagem tem crescido, a tecnologia DSP tem tentado se manter no mercado para atender esses requisitos, com isso surgem várias arquiteturas inovadoras. O trabalho [5] apresenta a utilização de FPGAs com recursos da

arquitetura DSP para aplicações de processamento de imagens.

Esses processadores também são utilizados em aplicações multimídia em ambientes de redes sem fio. O trabalho [4] apresenta uma implementação de um *chip* DSP multimídia para aplicações móveis. O DSP implementado suporta instruções de comunicação para Virtebi, sincronização, bem como instruções multimídia.

Quanto a implementação desse tipo de arquitetura existem algumas técnicas que tentam melhorar cada vez mais alguns requisitos, tais como: velocidade, tamanho, custo, consumo de potência e *throughput*. Reconfiguração em tempo de execução é uma técnica que promete reduzir os requerimentos de *hardware* para implementações de sistemas com DSP, bem como melhorar os requisitos citados anteriormente. O trabalho [6] é um *survey*, que mostra as diferentes abordagens de sistemas e lista os sistemas implementados que suportam reconfiguração em tempo de execução.

Referências

- [1] Texas instruments [Online] Disponível:<http://www.ti.com/>, Acesso: Outubro 2006.
- [2] J. Eyre and J. Bier. The evolution of dsp processors. *IEEE Signal Processing Magazine*, 17(2):43 – 51, 2000.
- [3] J. Feldman. A compact digital channel vocoder using commercial devices. *Acoustics, Speech, and Signal Processing, IEEE International Conference on ICASSP '82*, 7:1960 – 1963, 1982.
- [4] J. L. Lee and M. H. Sunwoo. Implementation of a wireless multimedia dsp chip for mobile applications. *J. VLSI Signal Process. Syst.*, 40(3):281–287, 2005.
- [5] R. V. Shah. Image processing applications on new generation fpgas. *FPGA and Structured ASIC Journal*, 2006.
- [6] A. Shoa and S. Shirani. Run-time reconfigurable systems for digital signal processing applications: A survey. *J. VLSI Signal Process. Syst.*, 39(3):213–235, 2005.
- [7] E. Tan and W. Heinzelman. Dsp architectures: Past, present and future. *Computer Architecture News*, 31(3):6 – 19, 2003.